

机密★启用前

重 庆 邮 电 大 学

2022 年攻读硕士学位研究生入学考试试题

科目名称：数字电路与逻辑设计（A）卷

科目代码：808

考生注意事项

- 1、答题前，考生必须在答题纸指定位置上填写考生姓名、报考单位和考生编号。
- 2、所有答案必须写在答题纸上，写在其他地方无效。原则上按顺序作答，所有答案必须标注题号。
- 3、填（书）写必须使用黑色字迹钢笔、圆珠笔或签字笔。
- 4、考试结束，将答题纸和试题一并装入试卷袋中交回。
- 5、本试题满分 150 分，考试时间 3 小时。

一、单项选择题（本大题共 10 小题，每小题 2 分，共 20 分）

- 格雷码的重要特点是，当计数每增加 1 个，有（？）位数字状态发生变化。
A.1 B.2 C.4 D.8
- 对于三变量的逻辑函数，若约束条件为 $A \odot B = 0$ ，则无关项为（？）个。
A.2 B.4 C.6 D.8
- 在（？）情况下，函数 $Y = \overline{AB+CD}$ 的逻辑值为 1。
A.输入全为 0 B.A 和 B 同时为 1 C.C 和 D 同时为 1 D.输入全为 1
- 逻辑函数的表示方法中具有唯一性的是（？）。
A.真值表 B.波形图 C.逻辑表达式 D.电路图
- 集成 4 位数值比较器 7485 级联输入 $I_{A>B}$ 、 $I_{A=B}$ 、 $I_{A<B}$ 分别接 001，当输入两个相等的 4 位数据时，输出 $F_{A>B}$ 、 $F_{A=B}$ 、 $F_{A<B}$ 分别为（？）。
A. 001 B. 010 C. 100 D. 011
- 假设 JK 触发器的现态 $Q^n=0$ ，要求次态 $Q^{n+1}=0$ ，则应使（？）。
A. $J=\times, K=0$ B. $J=0, K=\times$ C. $J=1, K=\times$ D. $J=K=1$
- 在 TTL 与非电路中，三极管 VT4 的工作区域是（？）。
A.饱和区+放大区 B.放大区+击穿区 C.饱和区+截止区 D.截止区+击穿区
- 某集成电路芯片，查手册知其输入低电平 $V_{IL}=0.5\text{V}$ ，关门电平 $V_{off}=0.8\text{V}$ ，输入高电平 $V_{IH}=2.7\text{V}$ ，开门电平 $V_{on}=2.0\text{V}$ ，则其低电平噪声容限 $V_{NL}=(?)$ 。
A.0.3V B.0.4V C.0.7V D. 1.2V
- 用于将正弦波周期信号变换成为矩形脉冲的电路是（？）。
A.单稳态触发器 B.多谐振荡器 C.施密特触发器 D.基本 RS 触发器
- 以下四种转换器,哪种是 A/D 转换器且转换速度最高（？）。
A.并行比较型 B.逐次逼近型 C.双积分型 D.电压-频率转换型

二、多项选择题（本大题共 5 小题，每小题 2 分，共 10 分）

- 与十进制数 $(14.75)_{10}$ 等值的数为（？）。
A. $(1110.11)_2$ B. $(13.31)_8$ C. $(0100\ 0111.1010\ 1000)_{\text{余}3\text{BCD码}}$
D. $(0001\ 0100.0111\ 1001)_{8421\text{BCD}}$ E. $(E.C)_{16}$
- TTL 的 555 定时器包括下述哪几部分（？）。
A.基本 RS 触发器 B. 电压比较器 C. 分压器
D.放电三极管 E. 输出反相器

13. 逻辑代数中与普通代数相似的定律有 (?)。
 A. 交换律 B. 结合律 C. 分配律 D. 重复律 E. 反演律
14. 逻辑函数 $Y = (\bar{A}+C)(A+B)(\bar{B}+\bar{C})$, 当变量取值为 (?) 时, 将可能出现竞争冒险现象。
 A. $A=B=1$ B. $A=B=0$ C. $B=C=1$ D. $B=C=0$ E. $A=1, C=0$
15. 下列电路属于时序逻辑电路的是 (?)。
 A. 寄存器 B. 编码器 C. 触发器 D. 可逆计数器 E. 加法器

三、填空题(本答题共 10 小题, 每空 1 分, 共 20 分)

16. A/D 转换通常要经过 3 个步骤完成, 分别是___?___、___?___、量化和编码。
17. 由 555 定时器构成的施密特触发器的电源 V_{CC} 为 9V, 在无外接 V_{CO} 时, 则上限触发电平 V_{T+} 为___?___, 下限触发电平 V_{T-} 为___?___。
18. 利用代数法化简逻辑函数时, 常用合并项法、___?___、___?___和___?___等方法。
19. 在逻辑电路中, 正逻辑是指___?___表示高电平, 负逻辑是指___?___表示低电平。
20. 由 2 片集成 4 位双向移位寄存器 74194, 可以构成模值为___?___的环形计数器和模值为___?___的扭环形计数器。
21. 与 4 位串行进位加法器比较, 使用超前进位加法器的目的是___?___。
22. 描述时序逻辑电路的三组方程分别是时钟方程、___?___和___?___。
23. FPGA 是___?___的简称, 以 XC4000 系列 FPGA 为例, 包括 3 个可编程逻辑模块阵列, 分别是可配置逻辑块、___?___和___?___。
24. 三态门有 3 种输出状态, 分别是___?___、___?___和高阻态。
25. 若要存储 8 位二进制信息, 需要___?___个触发器。

四、简答题 (本大题共 5 小题, 每小题 5 分, 共 25 分)

26. 用如图 1 所示 3 线-8 线译码器 74LS138 和门电路设计三人表决器。

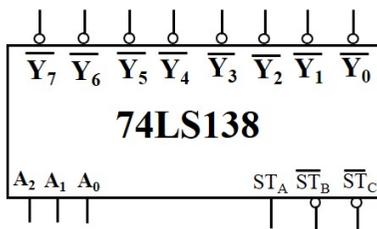


图 1

27. 用公式法化简逻辑函数, 写出 F 最简的与或表达式。

$$F = A \bar{B} + B \bar{C} D + \bar{C} \bar{D} + AB \bar{C} + \bar{A} C D$$

28. 用卡诺图法化简逻辑函数，写出其最简或表达式。

$$F(A,B,C,D)=\prod_M(1,2,4,10,12,14)\cdot\prod_d(5,6,7,8,9,13)$$

29. 已知逻辑函数 $F(A, B, C, D)=(A+C)(\bar{A}+B+D)$ ，求 F 的最大项表达式。

30. 图 2(a)所示边沿 JK 触发器构成的逻辑电路，试画出图 2(b)波形作用下输出端 Q_1 和 Q_2 工作波形，设初始状态为 0。

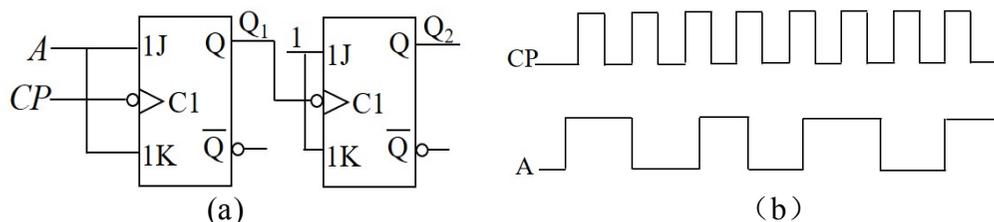


图 2

五、分析设计题（本大题共 5 小题，每小题 15 分，共 75 分）

31. 设计 1 个电路，能实现以下 2 个功能：(1)利用 10 线-4 线优先编码器（74LS147，电路符号如图 3）实现 0~9 数值的 8421BCD 编码；(2)接着利用 PROM 实现其 8421BCD 码转换为余 3 BCD 码。简述设计思想，并画出逻辑电路图。

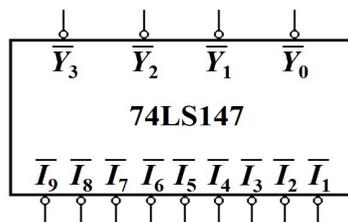


图 3

32. 仅用 3 片 4 选 1 选择器（不能用逻辑门）实现如下函数（先降 D 再降 C）
 $F(A, B, C, D)=\sum m(0, 1, 2, 6, 7, 9, 10, 11, 13, 15)$ ，电路符号如图 4 所示。试画出降维卡诺图和逻辑电路图。

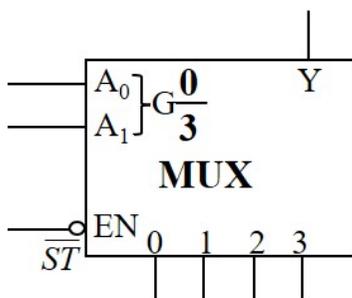


图 4

33. 在输入既有原变量、又有反变量的条件下，用与非门实现组合逻辑函数 $F(A, B, C, D) = \bar{A}B + AD + B\bar{C}\bar{D}$ 。试问

- (1) 判断在哪些输入信号组合变化条件下，可能发生竞争冒险；
- (2) 用增加多余项方法消除逻辑冒险，并画出逻辑电路图；
- (3) 用增加选通脉冲方法避免冒险现象，画出逻辑电路图。

34. 采用如图 5 所示 74161 集成计数器和必要的门电路设计一个可变模值计数器。当 $K=0$ 时，实现模 6 计数；当 $K=1$ 时，实现模 12 计数。要求：(1) 只能用控制端 (\overline{CR}) 清零法实现；(2) 列出状态转移表；(3) 画出逻辑电路图。

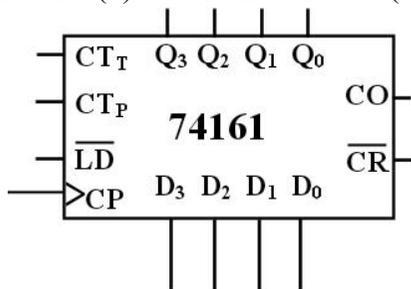
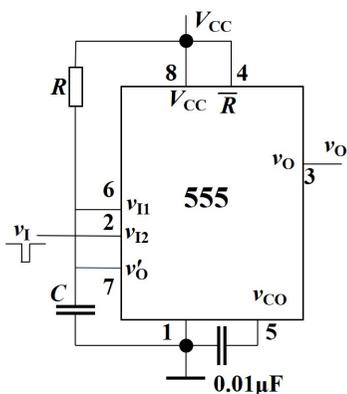


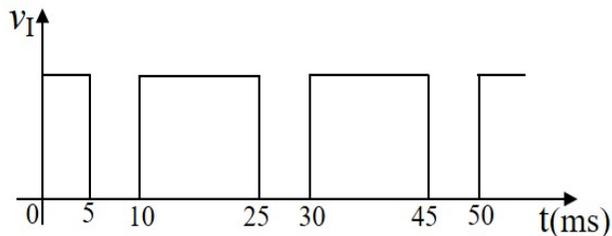
图 5

35. 如图 6(a)所示的单稳态电路中，已知 $V_{CC}=10\text{ V}$ ， $R=9.1\text{ k}\Omega$ ， $C=1\text{ }\mu\text{F}$ ，输入波形如图 6(b)所示。试问

- (1) 输出脉冲的宽度是多少？并请定性画出电容 C 上的电压 v_C 和输出 v_O 的工作波形；
- (2) 若将电路中引脚 5 改接 4 V 的参考电压，其它参数均不变，则输出脉冲的宽度又为多少？



(a)



(b)

图 6